

ケイデンスPalladiumと Celsius EC Solver

ケイデンスのPalladiumエミュレーター開発チームが熱冷却効果の解析にCelsius EC Solverを活用し、革新的なハイブリッド冷却システムを開発

課題

ケイデンスSVGグループが設計したCadence® Palladium® エミュレーション・プラットフォームは、複雑なSoC (System on Chip: システムオンチップ) やシステム、ハードウェア/ソフトウェア検証およびデバッグのための早期ソフトウェア開発、インサーキット・エミュレーション環境を提供しています。業界初データセンタークラスのエミュレーション・システムであるPalladium Z2プラットフォームは、SoC、サブシステム、IPブロック等に対するシステムレベルでの検証を今まで以上に効率的に実施できます。

Palladium Z2プラットフォームは、1ラックあたり18個のロジックドロワー (LD)、1LDあたり8個の特定用途向けIC (ASIC)、システム全体で144個のASICで構成されています。図1はPalladium製品の最新型Z2の前面/背面の写真です。



図1. Palladium Z2プラットフォームの前面/背面

適用範囲

- ▶ 熱の安全性

ソフトウェア

- ▶ Cadence Celsius™ EC Solver

メリット

- ▶ 解析性能・精度の向上
- ▶ 設計の効率化

大規模並列処理 (MPP) ベースの計算エンジンを搭載したPalladium高密度ラックは、エンタープライズレベルの信頼性と拡張性を従来品の5倍のエミュレーションスループットで実現します。しかし、このような高性能ラックには、ロバスト性の高い冷却システムが必要です。Palladium Z1プラットフォームで採用されていた液冷システムでは、製造コストがかかり、販売価格も上がってしまいました。ケイデンスが新しくリリースした熱の検証が可能なソフトウェアであるCelsius EC Solverを使用して、次のバージョンZ2モデルのシステム全体を再設計しました。これにより、チームは初めてハイブリッドソリューションを検討し、より安価な空冷と液冷を組み合わせることで製品故障のリスクを負うことなくコスト低減が可能であると判断できました。

解決策

ケイデンスCPGグループが提供するCelsius EC Solverは、電子システム設計者が直面する最も困難な熱/電子機器の冷却問題に迅速かつ高い精度で対応できるように設計されています。このソフトウェアが持つ強力な計算エンジンとメッシュ生成技術により、複雑な設計をモデル化・解析し、製品故障のリスクを低減するとともに、熱ソリューションを最適化して性能を最大化することができます。

Celsius EC Solverがリリースされたことで、Palladium開発チームは、性能要件を満たしながら、製造が非常に簡単でコスト効率の高い空冷と液冷を組み合わせた次世代のハイブリッドソリューションの開発に着手しました。

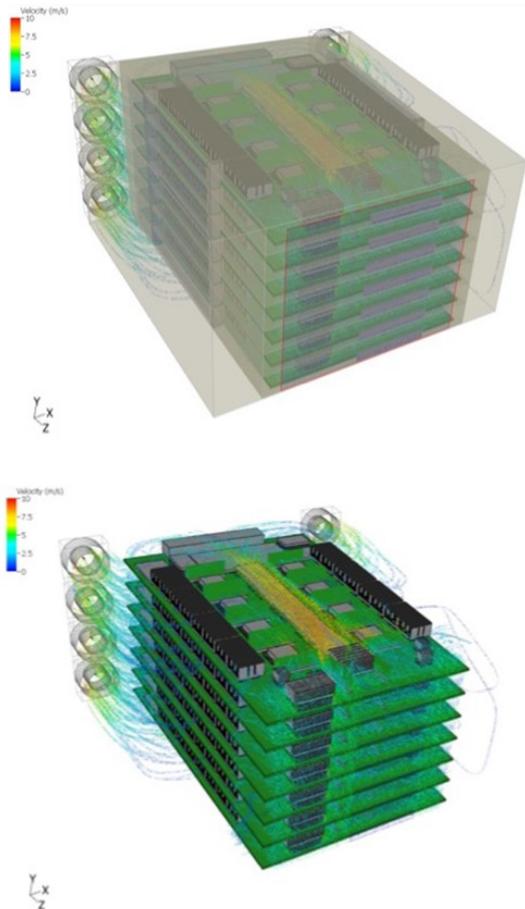


図2.シャーシの気流分布



高速かつ高い精度で解析が可能な Celsius EC Solverを活用したことにより Palladium Z2の性能を落とすことなく設計を最適化し、ハイブリッド冷却ソリューションを採用した結果、製造コストの削減に繋がりました。

ケイデンス
Principal Thermal Mechanical Engineer
Eric Chu

当初の設計において、液冷を使用し筐体内の光トランシーバーや高負荷コンポーネントを冷却したいと考えていました。しかし光学部品は動作温度が低いため、光トランシーバーの冷却には空冷を採用することにしました。2000W近い消費電力のうち約10%の200Wが光トランシーバーの消費電力です。

製品開発チームは、Celsius EC Solverを使用して、Palladiumシステム全体のデータをインポートし、コンポーネントの熱解析を実施しました。このソフトウェアの高速かつ効率的なメッシュ生成技術を用い、エンジニアが複数のパラメトリック解析を実行して、ハイブリッド冷却ソリューションを最適化することができました。これにより、液冷が唯一の選択肢ではなく、一部の液冷を取り除き、空冷で代用できる構成を特定することができました。

図2は、Z2シャーシのモジュール間における気流分布、図3は、LDモジュールの気流分布を示しています。図4はCelsius EC Solverで解析したLDモジュールの熱の分布です。

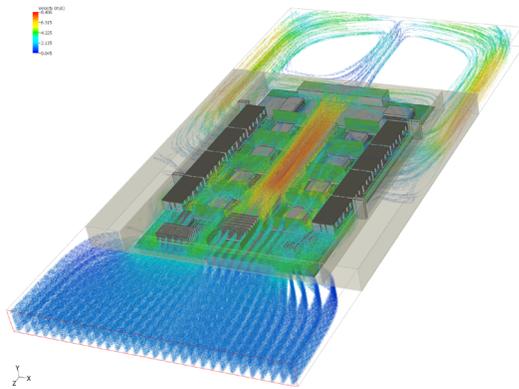


図3. LDモジュールの気流分布

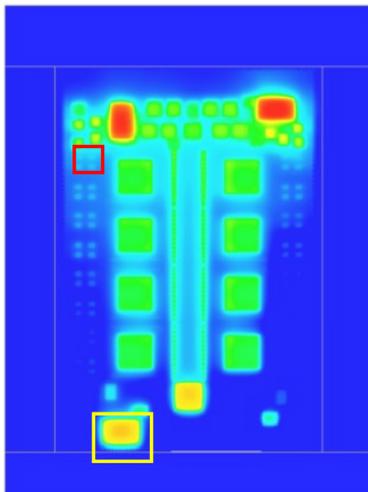


図4. LDの熱分布



ハイブリッドPalladium Z2エミュレーター
ユーザは、性能の低下や故障を心配する
ことなく、より大きなチップに対し、より
多くの検証サイクルを短時間で実行する
ことができます。

ケイデンス
Principal Thermo Mechanical Engineer
Eric Chu

まとめ

設計者は、PalladiumエミュレーションラックのZ1の後継であるZ2を設計中でした。しかしCelsius EC Solverを使用することで光トランシーバーには液冷より空冷を用いた方がコスト削減に繋がると判断し、Z2は液冷と空冷のハイブリッドソリューションを用いて設計すべきだと確証を得ました。

